

2

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant(s): SHIGEMASA, Haruhiko et al

Application No.:

Group:

Filed: April 19, 2000

Examiner:

jc542 U.S. PTO
09/552701
04/19/00

For: MICROCOMPUTER HAVING BUILT-IN NONVOLATILE MEMORY AND CHECK
SYSTEM THEREOF AND IC CARD PACKING MICROCOMPUTER HAVING
BUILT-IN NONVOLATILE MEMORY AND CHECK SYSTEM THEREOF

LETTER

Assistant Commissioner for Patents
Box Patent Application
Washington, D.C. 20231

April 19, 2000
1248-0497P-SP

Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55(a), the
applicant hereby claims the right of priority based on the following
application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
JAPAN	11-117099	04/23/99

A certified copy of the above-noted application(s) is(are)
attached hereto.

If necessary, the Commissioner is hereby authorized in this,
concurrent, and future replies, to charge payment or credit any
overpayment to deposit Account No. 02-2448 for any additional fees
required under 37 C.F.R. 1.16 or under 37 C.F.R. 1.17; particularly,
extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By: 

TERRELL C. BIRCH

Reg. No. 19,382

P. O. Box 747

Falls Church, Virginia 22040-0747

Attachment
(703) 205-8000
/dpt

April 13, 2000
Birch, Stewart, Kolasch & Birch, LLP
703-205-8000
1248-4970

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

542 U.S. PTO
09/552701
04/19/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application:

1999年 4月23日

出願番号
Application Number:

平成11年特許願第117099号

出願人
Applicant(s):

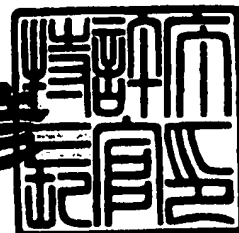
シャープ株式会社
日本電信電話株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 3月 3日

特許庁長官
Commissioner,
Patent Office

近藤隆彦



【書類名】 特許願

【整理番号】 99J00253

【提出日】 平成11年 4月23日

【あて先】 特許庁長官 伊佐山 建志 殿

【国際特許分類】 G06F 11/22 340

【発明の名称】 不揮発性メモリ内蔵マイクロコンピュータおよびその検査システム、ならびに不揮発性メモリ内蔵マイクロコンピュータを搭載したICカードおよびその検査システム

【請求項の数】 6

【発明者】

 【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

 【氏名】 重政 晴彦

【発明者】

 【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

 【氏名】 八重川 和宏

【発明者】

 【住所又は居所】 東京都新宿区西新宿 3 - 1 9 - 2 日本電信電話株式会社内

 【氏名】 丹野 雅明

【発明者】

 【住所又は居所】 東京都新宿区西新宿 3 - 1 9 - 2 日本電信電話株式会社内

 【氏名】 下山 展弘

【発明者】

 【住所又は居所】 東京都新宿区西新宿 3 - 1 9 - 2 日本電信電話株式会社内

 【氏名】 竹田 忠雄

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【特許出願人】

【識別番号】 000004226

【氏名又は名称】 日本電信電話株式会社

【代理人】

【識別番号】 100080034

【弁理士】

【氏名又は名称】 原 謙三

【電話番号】 06-6351-4384

【手数料の表示】

【予納台帳番号】 003229

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003082

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 不揮発性メモリ内蔵マイクロコンピュータおよびその検査システム、ならびに不揮発性メモリ内蔵マイクロコンピュータを搭載したICカードおよびその検査システム

【特許請求の範囲】

【請求項1】

不揮発性メモリと、ブートROMと、RAMと、該ブートROMおよび該RAMに配置されたプログラムを実行するCPUと、検査システムとの通信を制御する通信回路とを備えるとともに、

該ブートROMには、該検査システムからのテストコマンドに応じて、該不揮発性メモリのテスト用プログラムを該検査システムより受信して該RAMに配置する処理と、該テスト用プログラムを実行する処理と、得られたテスト結果を該検査システムへ送信する処理とを含む制御プログラムが配置されていることを特徴とする不揮発性メモリ内蔵マイクロコンピュータ。

【請求項2】

上記請求項1に記載の不揮発性メモリ内蔵マイクロコンピュータの不揮発性メモリのテスト用プログラムを格納した記憶装置と、

該不揮発性メモリ内蔵マイクロコンピュータとの通信を制御する通信制御回路と、

該不揮発性メモリの検査の際、該テスト用プログラムを該不揮発性メモリ内蔵マイクロコンピュータへ送信する通信用マイクロコンピュータとを含む外部通信装置を備えていることを特徴とする不揮発性メモリ内蔵マイクロコンピュータの検査システム。

【請求項3】

複数の上記外部通信装置と接続されて、各外部通信装置に接続されている上記不揮発性メモリ内蔵マイクロコンピュータの検査を集中制御する制御用コンピュータを備えていることを特徴とする請求項2に記載の不揮発性メモリ内蔵マイクロコンピュータの検査システム。

【請求項 4】

上記請求項 1 に記載の不揮発性メモリ内蔵マイクロコンピュータを搭載していることを特徴とする IC カード。

【請求項 5】

上記請求項 4 に記載の IC カードに搭載された不揮発性メモリ内蔵マイクロコンピュータの不揮発性メモリのテスト用プログラムを格納した記憶装置と、

該 IC カードとの通信を制御する通信制御回路と、

該不揮発性メモリの検査の際、該テスト用プログラムを該 IC カードへ送信する通信用マイクロコンピュータとを含む外部通信装置を備えていることを特徴とする不揮発性メモリ内蔵マイクロコンピュータを搭載した IC カードの検査システム。

【請求項 6】

複数の上記外部通信装置と接続されて、各外部通信装置に接続されている上記 IC カードの検査を集中制御する制御用コンピュータを備えていることを特徴とする請求項 5 に記載の不揮発性メモリ内蔵マイクロコンピュータを搭載した IC カードの検査システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、不揮発性メモリ内蔵マイクロコンピュータおよびそれを搭載した IC カード、ならびにその検査システムに関するものである。

【0002】

【従来の技術】

少なくとも一部書き換え可能な不揮発性メモリを内蔵したマイクロコンピュータは、汎用のメモリライターや汎用のテストなどの外的手段や、内部の CPU および ROM を用いた内的手段等によって、メモリ上に書き込まれたデータやプログラムを簡単に書き換えることができるので、データメモリやプログラムメモリとして各種電化製品や OA (office automation) 機器などに幅広く使用されている。

【0003】

さらに、昨今では、メモリの大容量化が進んだことから、マイクロコンピュータの用途がより拡大して、人体への安全性にかかわるものや、より高いセキュリティのものが要求されるようになってきている。そのため、マイクロコンピュータに内蔵されている不揮発性メモリに対しても、書き換え回数の保証や書き込んだデータの保証期間などについて、より一層高い信頼性が要求されている。

【0004】

この点、不揮発性メモリを内蔵したマイクロコンピュータの信頼性を上げるためには、不揮発性メモリの単体でのテストをより高精度にすることは当然として、製品であるマイクロコンピュータさらにはICカードに実装した後におけるテストがより重要となる。

【0005】

ここで、図6および図7を用いて、従来の一般的なマイクロコンピュータに内蔵された不揮発性メモリのテストについて説明する。

【0006】

図6に示すように、従来の一般的なマイクロコンピュータ80（以下、「マイコン80」と略記する。）は、不揮発性メモリ81、RAM82、CPU83、制御回路84、ブートROM85が、それぞれ内部バスによって接続されて構成されている。

【0007】

そして、このようなマイコン80をテストする場合、通常は汎用のロジックテスタ等を使用する。すなわち、図7に示すように、汎用ロジックテスタ90（以下、「テスタ90」と略記する。）の多数のテスト端子（端子群91）をマイコン80の多数のテスト端子（端子群86）と接続して、テスタ90からの信号によってマイコン80をテストモードに遷移させてから内部回路のテストを行うのが一般的なテスト手法である。

【0008】

この場合、テスト用プログラムはテスタ90が持っているため、データ信号、アドレス信号、クロック信号、制御信号等をテスタ90がマイコン80に与える

ためには、少なくとも数十ピン分の接続手段が必要になる（図 7）。

【 0 0 0 9 】

それゆえ、このようなテスト方法では、マイコン 8 0 を製品に実装した後でその製品の最終的な出荷テストを行う場合、汎用のテスト 9 0 ではメモリ部のテストを実施することができないので、実際にその製品を動作させてテストする実機テストでしか最終確認ができない。すなわち、この方法では、製品に実装後は不揮発性メモリ 8 1 への書き込みや読み出し、消去の確認くらいしか検査できず、メモリセルそれぞれの V_{th} 電圧のシフト量のチェックなど詳細な項目をテストすることができないという問題点があった。

【 0 0 1 0 】

また、製品に実装されたマイコン 8 0 とテスト 9 0 とを仮に数十ピン分の接続手段により接続できたとしても、1 台の汎用テストで 1 チップのテストしかできないという問題点があった。なお、最近では、同測テストが可能な高級な汎用ロジックテストもあるが、それでも同時にテストできるのは精々数チップである。この点、不揮発性メモリ 8 1 を詳細かつ高精度にテストするためにテスト時間およびテスト項目が従来のテスト方法に較べて増加することを鑑みれば、テストのコストを下げるためにより多くのチップを同時にテストすることは必須事項である。

【 0 0 1 1 】

ここで、上述したような、少なくとも一部書き換え可能な不揮発性メモリを内蔵したマイクロコンピュータの重要な用途の一つとして、IC カードへの応用があげられる。

【 0 0 1 2 】

IC カードとは、不揮発性メモリのような情報データ記録用メモリと、このメモリを制御するマイクロコンピュータを搭載し、このメモリ部にデータおよびプログラムを記憶させ、必要に応じてデータを読み出し、または書き込みを行う機能を備えたカードである。このような IC カードに内蔵されている情報データ記録用メモリとしては一般に E E P R O M (electrically erasable and programmable read only memory) がよく知られている。E E P R O M の場合、メモリ容

量は、8～16Kバイトで書き換え回数は1万回というものが主流である。しかし、最近では数百K～数Mバイトの大容量を持ったフラッシュメモリやFERAM (ferro electric random access memory) 等のメモリを内蔵し、書き換え回数も数万～数十万回を保証したICカードも実用化されつつある。

【0013】

ICカードは、電子決済をはじめ、交通機関、医療、流通など幅広く採用されているため、カードの信頼性にはより高いものが要求され、また偽造防止のためセキュリティのより高いものが要求されている。

【0014】

不揮発性メモリを内蔵したICカードでは、より信頼性の高いものにするため、チップ単体でのテストを行った後さらにカードに実装した後にもメモリのテストを行うことが一般に行われている。メモリのテスト方法としては、あらかじめ製造工程で内蔵ROMやテスト用ROMにテスト用プログラムを格納しておき、外部検査装置からテストコマンドを入力すると、CPUがテスト用ROM上のテスト用プログラムを実行してメモリをテストするという方法が知られている。

【0015】

例えば、公開特許公報「特開昭60-3082号公報（公開日：昭和60年（1985）1月9日）」には、所定の検査装置にICカードをセットした後、検査装置からテストコマンド信号をICカード側に伝え、内蔵ROMにあらかじめ格納しておいたテスト用プログラムをCPUが実行することにより、カード実装後のメモリのテストを可能とする技術手段が記載されている。

【0016】

また、公開特許公報「特開昭60-193056号公報（公開日：昭和60年（1985）10月1日）」にも、類似の技術手段が記載されている。

【0017】

【発明が解決しようとする課題】

しかしながら、上記従来の方法は、何れもテスト用プログラムがすべてROMに書き込まれているため、この方法を実現するためには、テスト用のROMを追加するか、あるいは内蔵ROMを共用する場合はテスト用プログラム用のプログ

ラムエリアを準備しておく必要があった。このため、このような限られた容量の中では、メモリの信頼性を保証するのに十分なテストを実施することができないという問題があった。

【0018】

不揮発性メモリは、高信頼性を保証する必要があるもの程、数多くのテストを実施する必要がある。特に、数万～数十万回の書き換え回数を保証するためには、メモリへの書き込み／読み出し／消去のテストだけでなく、メモリセルそれぞれについてV_{th}電圧の測定を行い、書き込み／読み出し／消去に対するマージンをテストする必要がある。

【0019】

しかしながら、ROMに書き込まれたテスト用プログラムは書き換えができないため、多種類のテスト用プログラムをROMに書いておくためには、ROMの容量を大幅に増やす必要があった。また、仮にROMの容量を増やしたとしても、検査装置とチップとが、最終的に1対1で通信を行うため、バーンインテスト等のように大量のチップを一度にテストすることができなかった。

【0020】

さらに、昨今の解析技術の発達によりICカードの偽造を目的としてチップを解析された場合、製造工程でプログラムデータを形成してしまうようなROMに書かれたデータの場合、ウエハの裏面からレーザを照射する等の方法により、不揮発性メモリのアドレス情報をはじめ、V_{th}データ等の重要データが簡単に解析されてしまう。したがって、ROMに不揮発性メモリのテスト用プログラムを格納しておくのはセキュリティ上非常に危険であるという問題があった。

【0021】

この対策として、ROMの代わりに別の不揮発性メモリをテスト用に使用し、テスト終了後にテスト用プログラムを消去するという方法が考えられるが、テストのためだけに別の不揮発性メモリを使用するのは、チップ面積の増大を招くだけでなく、このメモリ自身のテストもする必要があり、あまり意味がない。

【0022】

本発明は、上記の問題点を解決するためになされたもので、その目的は、テス

ト用プログラムをチップ上に残すことなく、検査を実施することができる不揮発性メモリ内蔵マイクロコンピュータおよびそれを搭載したICカード、ならびにその検査システムを提供することにある。

【0023】

【課題を解決するための手段】

請求項1の不揮発性メモリ内蔵マイクロコンピュータは、上記の課題を解決するために、不揮発性メモリと、ブートROMと、RAMと、該ブートROMおよび該RAMに配置されたプログラムを実行するCPUと、検査システムとの通信を制御する通信回路とを備えるとともに、該ブートROMには、該検査システムからのテストコマンドに応じて、該不揮発性メモリのテスト用プログラムを該検査システムより受信して該RAMに配置する処理と、該テスト用プログラムを実行する処理と、得られたテスト結果を該検査システムへ送信する処理とを含む制御プログラムが配置されていることを特徴としている。

【0024】

また、請求項2の不揮発性メモリ内蔵マイクロコンピュータの検査システムは、上記の課題を解決するために、上記請求項1に記載の不揮発性メモリ内蔵マイクロコンピュータの不揮発性メモリのテスト用プログラムを格納した記憶装置と、該不揮発性メモリ内蔵マイクロコンピュータとの通信を制御する通信制御回路と、該不揮発性メモリの検査の際、該テスト用プログラムを該不揮発性メモリ内蔵マイクロコンピュータへ送信する通信用マイクロコンピュータを含む外部通信装置を備えていることを特徴としている。

【0025】

上記の構成により、不揮発性メモリの検査の際、不揮発性メモリ内蔵マイクロコンピュータは、ブートROMにあらかじめ書き込まれている制御プログラムに従って、検査システムからのテストコマンドに応じて、不揮発性メモリのテスト用プログラムを検査システムより受信してRAMに配置し、テスト用プログラムを実行し、得られたテスト結果を検査システムへ送信する。

【0026】

一方、検査システムは、外部通信装置から不揮発性メモリ内蔵マイクロコンピ

ユーザにテストコマンドを送信するとともに、記憶装置に格納しているテスト用プログラムを送信する。

【0027】

これによって、RAM上のテスト用プログラムにより、不揮発性メモリをテストモードに遷移させてテスト用プログラムを実行して、信頼性およびセキュリティの高いテストを実施できる。すなわち、外部通信装置からRAMにテスト用プログラムを転送してRAM上でテストを行うことによって、従来のようにテスト用プログラムを書いた専用のテストROMを使用することなく、多種類のテストをテンポラリに、RAMに一時的にプログラムを転送して行うことができるため、メモリセルのマージンテスト等不揮発性メモリの信頼性の高いテストを実施することができる。

【0028】

また、RAMに転送されたテスト用プログラムは、テスト終了後電源電圧供給停止と同時に消去されることから、最終製品にテスト用プログラムが残らないため、不正にテスト用プログラムが解析されることを防止できる。これは、不揮発性メモリ内蔵マイクロコンピュータを搭載したICカード等のような高信頼性でハイセキュリティを要する製品には非常に効果的である。

【0029】

以上のように、上記の不揮発性メモリ内蔵マイクロコンピュータおよびその検査システムは、汎用のテストタを使用せず、テスト用プログラムをチップ上に残すことなく、信頼性およびセキュリティの高いテストを低コストで実施することができる。

【0030】

請求項3の不揮発性メモリ内蔵マイクロコンピュータの検査システムは、上記の課題を解決するために、請求項2の構成に加えて、複数の上記外部通信装置と接続されて、各外部通信装置に接続されている上記不揮発性メモリ内蔵マイクロコンピュータの検査を集中制御する制御用コンピュータを備えていることを特徴としている。

【0031】

上記の構成により、請求項2の構成による作用に加えて、制御用コンピュータを用いて、複数の不揮発性メモリ内蔵マイクロコンピュータの不揮発性メモリの検査を集中制御するため、複数のチップを同時に検査することが可能となる。ゆえに、不揮発メモリの検査のコストを大幅に削減できる。

【0032】

請求項4のICカードは、上記の課題を解決するために、上記請求項1に記載の不揮発性メモリ内蔵マイクロコンピュータを搭載していることを特徴としている。

【0033】

また、請求項5の不揮発性メモリ内蔵マイクロコンピュータを搭載したICカードの検査システムは、上記の課題を解決するために、上記請求項4に記載のICカードに搭載された不揮発性メモリ内蔵マイクロコンピュータの不揮発性メモリのテスト用プログラムを格納した記憶装置と、該ICカードとの通信を制御する通信制御回路と、該不揮発性メモリの検査の際、該テスト用プログラムを該ICカードへ送信する通信用マイクロコンピュータとを含む外部通信装置を備えていることを特徴としている。

【0034】

上記の構成により、不揮発性メモリの検査の際、ICカードの不揮発性メモリ内蔵マイクロコンピュータは、ブートROMにあらかじめ書き込まれている制御プログラムに従って、検査システムからのテストコマンドに応じて、不揮発性メモリのテスト用プログラムを検査システムより受信してRAMに配置し、テスト用プログラムを実行し、得られたテスト結果を検査システムへ送信する。

【0035】

一方、検査システムは、外部通信装置からICカードの不揮発性メモリ内蔵マイクロコンピュータにテストコマンドを送信するとともに、記憶装置に格納しているテスト用プログラムを送信する。

【0036】

これによって、RAM上のテスト用プログラムにより、不揮発性メモリをテス

トモードに遷移させて信頼性およびセキュリティの高いテストを実施できる。すなわち、外部通信装置からRAMにテスト用プログラムを転送してRAM上でテストを行うことによって、従来のようにテスト用プログラムを書いた専用のテストROMを使用することなく、多種類のテストをテンポラリに、RAMに一時的にプログラムを転送して行うことができるため、メモリセルのマージンテスト等不揮発性メモリの信頼性の高いテストを実施することができる。

【0037】

また、RAMに転送されたテスト用プログラムは、テスト終了後電源電圧供給停止と同時に消去されることから、最終製品にテスト用プログラムが残らないため、不正にテスト用プログラムが解析されることを防止できる。これは、ICカード等のような高信頼性でハイセキュリティを要する製品には非常に効果的である。

【0038】

以上のように、上記の不揮発性メモリ内蔵マイクロコンピュータを搭載したICカードおよびその検査システムは、汎用のテストを使用せず、テスト用プログラムをチップ上に残すことなく、信頼性およびセキュリティの高いテストを低コストで実施することができる。

【0039】

請求項6の不揮発性メモリ内蔵マイクロコンピュータを搭載したICカードの検査システムは、上記の課題を解決するために、請求項5の構成に加えて、複数の上記外部通信装置と接続されて、各外部通信装置に接続されている上記ICカードの検査を集中制御する制御用コンピュータを備えていることを特徴としている。

【0040】

上記の構成により、請求項5の構成による作用に加えて、制御用コンピュータを用いて、複数のICカードに搭載されている不揮発性メモリ内蔵マイクロコンピュータの不揮発性メモリの検査を集中制御するため、複数のICカードを同時に検査することが可能となる。ゆえに、ICカードの不揮発メモリの検査のコストを大幅に削減できる。

【 0 0 4 1 】

【 発 明 の 実 施 の 形 態 】

〔 実 施 の 形 態 1 〕

本発明の一実施の形態について図 1 から図 3 に基づいて説明すれば、以下のとおりである。

【 0 0 4 2 】

図 1 に示すように、本実施の形態に係る不揮発性メモリ内蔵マイクロコンピュータ 1 0 （以下、「マイコン 1 0」と略記する。）の検査システムは、外部通信装置 2 0 および制御用コンピュータ 3 0 を備えて構成されている。そして、マイコン 1 0 に内蔵されている不揮発性メモリ 1 1 の検査は、外部通信装置 2 0 をマイコン 1 0 および制御用コンピュータ 3 0 とそれぞれ相互通信可能に接続して実行される。

【 0 0 4 3 】

上記マイコン 1 0 は、不揮発性メモリ 1 1、RAM (random access memory) 1 2、CPU (central processing unit) 1 3、通信回路 1 4、制御回路 1 5、ブートROM (read only memory) 1 6 を備えて構成されている。そして、不揮発性メモリ 1 1、RAM 1 2、CPU 1 3、通信回路 1 4、制御回路 1 5、ブートROM 1 6 は、それぞれ内部バスによって接続されている。さらに、上記マイコン 1 0 は、VPP 端子 1 7 a、VCC 端子 1 7 b、GND 端子 1 7 c、RST 端子 1 7 d、CLK 端子 1 7 e、I/O (input/output) 端子 1 7 f を含む端子群 1 7 を備えている。

【 0 0 4 4 】

上記CPU 1 3 は、上記のブートROM 1 6 およびRAM 1 2 に配置されたプログラムを実行する。また、上記の通信回路 1 4 および制御回路 1 5 は、主に通信速度、プロトコル等について、上記外部通信装置 2 0 との通信制御を行うものである。

【 0 0 4 5 】

上記ブートROM 1 6 には、通信回路 1 4 を動作させるプログラムのみがCPU 1 3 で実行可能に配置（格納）されている。すなわち、ブートROM 1 6 には

、外部通信装置 20 からのテストコマンドに応じて、不揮発性メモリ 11 のテスト用プログラムを外部通信装置 20 より受信して RAM 12 に配置する処理と、テスト用プログラムを実行する処理と、得られたテスト結果を外部通信装置 20 へ送信する処理とを含む制御プログラムが配置されている。RAM 12 は、不揮発性メモリ 11 の検査時に、不揮発性メモリ 11 のテスト用プログラムが外部通信装置 20 より転送されて、配置され、CPU 13 により実行される。

【0046】

また、上記外部通信装置 20 は、通信用マイコン 21、通信制御回路 22、電源回路 23、記憶装置 25 を備えて構成されている。そして、通信用マイコン 21、通信制御回路 22、電源回路 23、記憶装置 25 は、それぞれ内部バスによって接続されている。さらに、上記外部通信装置 20 は、VPP 端子 24 a、VCC 端子 24 b、GND 端子 24 c、RST 端子 24 d、CLK 端子 24 e、I/O 端子 24 f を含む端子群 24 を備えている。

【0047】

そして、上記の外部通信装置 20 とマイコン 10 とは、端子群 17 および端子群 24 の対応する端子同士が接続される。さらに、VPP 端子 24 a から VPP 端子 17 a、VCC 端子 24 b から VCC 端子 17 b へそれぞれ電力を、CLK 端子 24 e から CLK 端子 17 e へクロックを供給しつつ、必要に応じて I/O 端子 17 f・24 f 間でデータ通信を行える構成になっている。

【0048】

上記の通信用マイコン 21 および通信制御回路 22 は、主に通信速度、プロトコル等について、上記マイコン 10 および制御用コンピュータ 30 との通信制御を行うものである。

【0049】

上記電源回路 23 は、外部通信装置 20 と、VPP 端子 24 a・17 a および VCC 端子 24 b・17 b を介して接続されているマイコン 10 とに、駆動に必要な電力を供給する電源である。すなわち、不揮発性メモリ 11 の検査中にマイコン 10 で必要な電力は、外部通信装置 20 の電源回路 23 から供給される。よって、不揮発性メモリ 11 のテストが終了した後、マイコン 10 と外部通信装置

20との通信を切断すると、外部通信装置20の電源回路23から供給されていた電源電圧が停止されるため、RAM12に配置されていたテスト用プログラムは自動的に消滅する。

【0050】

上記記憶装置25は、マイコン10の不揮発性メモリ11のテスト用プログラムを格納しているメモリである。不揮発性メモリ11の検査の際、記憶装置25からテスト用プログラムが読み出されて、マイコン10へ送信される。なお、テスト用プログラムは、不揮発性メモリ11の検査のたびに制御用コンピュータ30から外部通信装置20に送信されて、記憶装置25に一時的に記憶されるものであってもよい。

【0051】

さらに、外部通信装置20は、制御用コンピュータ30によって外部から制御されている。ただし、外部通信装置20は、通信用マイコン21によって直接制御してもよい。また、1台の制御用コンピュータ30に複数台の外部通信装置20を接続して、複数のマイコン10を同時にテストすることも可能である。

【0052】

つづいて、図2を用いて、上記のマイコン10を搭載したIC (integrated circuit) カード1について説明する。

【0053】

ICカード1は、上記マイコン10の端子群17とそれぞれの端子が接続された端子群17'が表面に配設されている。したがって、外部通信装置20は端子群24の各端子を端子群17'とそれぞれ接続することによって、端子群17と接続されることになり、マイコン10と通信を行うことができる。

【0054】

よって、マイコン10と同様に、1台の制御用コンピュータ30に複数台の外部通信装置20を接続して、複数のICカード1を同時にテストすることが可能である。

【0055】

つづいて、図3のフローチャートに基づいて、マイコン10のテストの動作に

について説明する。なお、以下の動作は、ICカード1（図2）についても同様である。

【0056】

まず、マイコン10と外部通信装置20とを、端子群17および端子群24（端子群17および端子群24）を介して、電氣的に接続する。この接続方法は、直接接触させても、電磁波等の電波での接続であっても通信が可能であればどちらでもよい。

【0057】

こうしてマイコン10と外部通信装置20との接続が完了すると、制御用コンピュータ30は、外部通信装置20に対して、マイコン10へ不揮発性メモリ11のテスト用プログラム転送を開始するコマンドを送信する（S1，S2）。

【0058】

つぎに、外部通信装置20は、マイコン10のI/O端子17fにテスト用プログラム転送を開始する信号（コマンド）を送信する（S3）。マイコン10は、この信号（テスト用プログラム転送開始コマンド）を受信すると（S4）、転送されるテスト用プログラムをRAM12に配置する場所の割り当てなど必要な設定を行い、データ（テスト用プログラム）受信の準備を行う。

【0059】

マイコン10におけるデータ受信の準備完了が確認されると、外部通信装置20からI/O端子24fを介してテスト用プログラムが送信され、マイコン10はI/O端子17fを介して受信したテスト用プログラムをRAM12に配置する（S5，S6）。

【0060】

ここまでの一連の動作は、マイコン10のブートROM16の中にあらかじめ書き込まれているプログラムをCPU13が実行することによって行われる。そして、RAM12へのテスト用プログラムの転送が完了すると、CPU13がテスト用プログラム転送が完了したことを認識し、RAMエリアの所定のアドレスに制御を移して、RAM12上のテスト用プログラムを実行する（S7）。具体的には、CPU13は、不揮発性メモリ11をテストモードに設定し、順次テス

ト項目を実行して、テスト結果およびフェイルログ等のテスト結果データを作成する。

【0061】

そして、CPU13は、メモリテストの終了を確認すると（S8）、結果データ受信待ちの状態にあった外部通信装置20へ、メモリテストの結果データを送信する（S9, S10, S11）。外部通信装置20は、マイコン10より受信したメモリテスト結果データに基づいて不揮発性メモリ11の合否判定を行い、得られたメモリテスト判定結果を、メモリテスト判定結果受信待ちの状態にあった制御用コンピュータ30へ送信する（S12, S13, S14）。最後に、制御用コンピュータ30が、マイコン10の合否判定の受信を完了すると、不揮発性メモリ11のテストが終了する（S14）。

【0062】

なお、マイコン10の合否判定は、マイコン10が作成したテスト結果データに基づいてマイコン10自身で行ってもよいし、制御用コンピュータ30がテスト結果データを受信して行っても差し支えない。

【0063】

また、テストが終了した後、マイコン10と外部通信装置20との通信を切断すると、外部通信装置20の電源回路23からVPP端子24a・17aおよびVCC端子24b・17bを介してマイコン10に供給されていた電源電圧が停止するため、RAM12に配置されていたテスト用プログラムは自動的に消滅する。

【0064】

以上のように、本実施の形態に係る不揮発性メモリ内蔵マイクロコンピュータは、検査システムの外部通信装置からRAMにテスト用プログラムを転送するための通信回路と、テスト用プログラムの転送をCPUが実行するためのブートROMと、RAM上のテスト用プログラムから不揮発性メモリをテストモードに遷移させるCPUとを備えて構成されている。

【0065】

この構成により、RAM上で不揮発性メモリをテストモードに遷移させ、マイ

クロコンピュータに内蔵された不揮発性メモリに対して信頼性およびセキュリティの高いテストを実施できる。すなわち、外部からRAMにテスト用プログラムを転送してRAM上で多種類のテストを行うことによって、従来のようにテスト用プログラムを書いた専用のテストROMを使用することなく、多種類のテストをテンポラリに、RAMに一時的に転送して行うことができるため、メモリセルのマージンテスト等不揮発性メモリの信頼性の高いテストを実施することができる。

【0066】

また、RAMに転送されたテスト用プログラムは、テスト終了後電源電圧供給停止と同時に消去されることから、最終製品にテスト用プログラムが残らないため、不正にテスト用プログラムが解析されることを防止できる。これは、上記不揮発性メモリ内蔵マイクロコンピュータを搭載したICカード等のような高信頼性でハイセキュリティを要する製品には非常に効果的である。

【0067】

〔実施の形態2〕

本発明の他の実施の形態について図4および図5に基づいて説明すれば、以下のとおりである。なお、説明の便宜上、前記の実施の形態1において示した部材と同一の機能を有する部材には、同一の符号を付し、その説明を省略する。

【0068】

図4に示すように、本実施の形態に係る不揮発性メモリ内蔵マイクロコンピュータ40（以下、「DUT（device under test）40」と記す。）の検査システムは、通信制御用マイクロコンピュータ50（以下、「マイコン50」と略記する。）および制御用コンピュータ30を備えて構成されている。そして、DUT40に内蔵されている不揮発性メモリ11の検査は、相互通信可能に接続されたDUT40およびマイコン50の複数組がテスト基板60上に配設されるとともに、すべてのDUT40が一台の制御用コンピュータ30に相互通信可能に接続されて実行される。

【0069】

本実施の形態のDUT40およびマイコン50は、上記実施の形態1のマイコ

ン 10 および外部通信装置 20 とそれぞれ基本的構成が同一である。

【0070】

そして、上記検査システムは、複数のマイコン 50 と DUT 40 とが 1 対 1 で相互通信可能に接続されて、テスト基板 60 上に並列に配置されている。また、すべてのマイコン 30 は、制御用コンピュータ 30 とそれぞれ独立に相互通信可能に接続されている。

【0071】

さらに、図 4 に示すように、上記検査システムは、DUT 40 をヒータブロック 61 内に配置して、バーンインテストも実施できる構成になっている。なお、ヒータブロック 61 は、DUT 40 とマイコン 50 とをケーブルで接続して、DUT 40 を高温槽に入れた構成であっても何ら差し支えない。

【0072】

また、図 5 は、図 4 の DUT 40 の代わりに IC カードモジュール 41 を検査トする検査システムの説明図である。なお、IC カードモジュール 41 は、上記実施の形態 1 の IC カード 1 と基本的構成が同一である。

【0073】

そして、上記検査システムは、IC カードモジュール 41 をヒータブロック 61 内に配置して、バーンインテストも実施できる構成になっている。なお、ヒータブロック 61 は、IC カードモジュール 41 とマイコン 50 とをケーブルで接続して、IC カードモジュール 41 を高温槽に入れた構成であっても何ら差し支えない。

【0074】

つづいて、図 3 のフローチャートに基づいて、DUT 40 のテストの動作について説明する。なお、以下の動作は、IC カードモジュール 41 (図 5) についても同様である。

【0075】

制御用コンピュータ 30 は、接続されているすべてのマイコン 50 に対して同時に、DUT 40 へ不揮発性メモリ 11 のテスト用プログラム転送を開始するテストコマンドを送信する (S1)。テストコマンドを受信したマイコン 50 は、

それぞれ独立してコマンド処理を行い、そのコマンドがテストコマンドであることを認識する（S2）。

【0076】

つぎに、テストコマンドを認識したマイコン50は、それぞれ必要なテスト用プログラムをDUT40にテスト用プログラム転送を開始する信号（コマンド）を送信する（S3）。DUT40は、この信号（テスト用プログラム転送開始コマンド）を受信すると（S4）、転送されるテスト用プログラムをRAM12に配置する場所の割り当てなどの必要な設定を行い、データ（テスト用プログラム）受信の準備を行う。

【0077】

DUT40におけるデータ受信の準備完了が確認されると、マイコン50からテスト用プログラムが送信され、DUT40は受信したテスト用プログラムをRAM12に配置する（S5，S6）。なお、テスト用プログラムは、制御用コンピュータ30から送信しても、各マイコン50内のメモリ（記憶装置25に相当する）から転送してもどちらでもよい。

【0078】

ここまでの一連の動作は、DUT40のブートROM16の中にあらかじめ書き込まれているプログラムをCPU13が実行することによって行われる。そして、それぞれのDUT40では、RAM12へのテスト用プログラムの転送が完了すると、CPU13がテスト用プログラム転送が完了したことを認識し、RAMエリアの所定のアドレスに制御を移して、RAM12上のテスト用プログラムを実行する（S7）。具体的には、CPU13は、不揮発性メモリ11をテストモードに設定し、順次テスト項目を実行して、テスト結果およびフェイルログ等のテスト結果データを作成する。

【0079】

そして、CPU13は、メモリテストの終了を確認すると（S8）、結果データ受信待ちの状態にあったマイコン50へ、メモリテストの結果データを送信する（S9，S10，S11）。それぞれのマイコン50は、DUT40より受信したメモリテスト結果データに基づいて不揮発性メモリ11の合否判定を行い、

得られたメモリテスト判定結果を、メモリテスト判定結果受信待ちの状態にあった制御用コンピュータ30へ送信する(S12, S13, S14)。最後に、制御用コンピュータ30が、すべてのDUT40の合否判定の受信を完了すると、不揮発性メモリ11のテストが終了する(S14)。

【0080】

なお、DUT40の合否判定は、DUT40が作成したテスト結果データに基づいてDUT40自身で行ってもよいし、マイコン50あるいは制御用コンピュータ30がテスト結果データを受信して行っても差し支えない。

【0081】

また、テストが終了した後、DUT40とマイコン50との通信を切断すると、RAM12に転送されていたテスト用プログラムは自動的に消滅する。

【0082】

以上のように、本実施の形態に係る不揮発性メモリ内蔵マイクロコンピュータの検査システムは、実施の形態1の外部通信装置に相当するマイクロコンピュータが同一のテスト基板上に複数個並列に配置されているとともに、すべてのマイクロコンピュータが1台のシステム制御用コンピュータに接続されている。

【0083】

すなわち、上記不揮発性メモリ内蔵マイクロコンピュータを搭載したICカードの検査システムは、外部通信装置に上記実施の形態1の検査システムの外部通信装置とは別のマイクロコンピュータを用い、同一ボード上に複数個の外部通信装置を並べ、さらに複数の外部通信装置を別の通信装置(制御用コンピュータ)にそれぞれ接続して集中制御することによって、複数の不揮発性メモリを内蔵したマイクロコンピュータおよび不揮発性メモリを内蔵したマイクロコンピュータを搭載したICカードを同時にテストできるように構成されている。

【0084】

この構成により、同一テスト基板上のDUTおよびマイクロコンピュータを集中制御して、複数のチップを同時にテストすることが可能となるため、テストのコストを大幅に削減できる。

【0085】

なお、上記の各実施の形態は本発明の範囲を限定するものではなく、本発明の範囲内で種々の変更が可能であり、例えば、以下のように構成することができる。

【0086】

上記の各実施の形態に係る不揮発性メモリ内蔵マイクロコンピュータは、少なくとも一部書き換え可能な不揮発性メモリを内蔵するマイクロコンピュータであって、不揮発性メモリ部をテストする際に、外部通信装置からテストコマンドを入力することにより、ブートROMにあらかじめ書いておいた制御プログラムを実行し、通信回路を介して外部通信装置から内蔵RAMにテスト用プログラムを転送し、転送後CPUの制御を、内蔵のRAMに移して不揮発性メモリ部のテストを行い、テスト結果とフェイルログを、再度通信回路を介して外部通信装置に転送するように構成されていてもよい。この構成によれば、汎用のテストを使用せずに低コストで信頼性とセキュリティの高いテストを実施できる。

【0087】

上記の各実施の形態に係る不揮発性メモリ内蔵マイクロコンピュータの検査システムは、上記構成の不揮発性メモリ内蔵マイクロコンピュータの不揮発性メモリ部をテストする際に、外部通信装置からテストコマンドを入力することにより、ブートROMにあらかじめ書いておいた制御プログラムを実行し、通信回路を介して外部通信装置から内蔵RAMにテスト用プログラムを転送し、転送後CPUの制御を、内蔵のRAMに移して不揮発性メモリ部のテストを行い、テスト結果とフェイルログを、再度通信回路を介して外部通信装置に転送するように構成されていてもよい。この構成によれば、汎用のテストを使用せずに低コストで信頼性とセキュリティの高いテストを実施できる。

【0088】

上記の各実施の形態に係る不揮発性メモリ内蔵マイクロコンピュータの検査システムは、上記構成の不揮発性メモリ内蔵マイクロコンピュータの不揮発性メモリ部をテストする際に、上記検査システムを応用して、外部通信装置を別のマイクロコンピュータを用いて、同一ボード上に複数個の外部通信装置を並べるとと

もに、さらに複数の外部通信装置それぞれを別の通信装置に接続し、集中制御するように構成されていてもよい。この構成によれば、複数の不揮発性メモリ内蔵マイクロコンピュータを同時に検査できる。

【0089】

上記の各実施の形態に係る不揮発性メモリ内蔵マイクロコンピュータは、ICカードに搭載されていてもよい。

【0090】

上記の各実施の形態に係る不揮発性メモリ内蔵マイクロコンピュータの検査システムは、上記構成のICカードの不揮発性メモリ部をテストする際に、外部通信装置からテストコマンドを入力することにより、ブートROMにあらかじめ書いておいた制御プログラムを実行し、通信回路を介して外部通信装置から内蔵RAMにテスト用プログラムを転送し、転送後CPUの制御を、内蔵のRAMに移して不揮発性メモリ部のテストを行い、テスト結果とフェイルログを、再度通信回路を介して外部通信装置に転送するように構成されていてもよい。この構成によれば、汎用のテストを使用せずに低コストで信頼性とセキュリティの高いテストを実施できる。

【0091】

上記の各実施の形態に係る不揮発性メモリ内蔵マイクロコンピュータの検査システムは、上記構成のICカードに搭載された不揮発性メモリ内蔵マイクロコンピュータの不揮発性メモリ部をテストする際に、上記検査システムを応用して、外部通信装置を別のマイクロコンピュータを用いて、同一ボード上に複数個の外部通信装置を並べるとともに、さらに複数の外部通信装置それぞれを別の通信装置に接続し、集中制御するように構成されていてもよい。この構成によれば、複数の不揮発性メモリ内蔵マイクロコンピュータを搭載したICカードを同時に検査できる。

【0092】

【発明の効果】

以上のように、本発明の不揮発性メモリ内蔵マイクロコンピュータは、不揮発性メモリと、ブートROMと、RAMと、該ブートROMおよび該RAMに配置

されたプログラムを実行するCPUと、検査システムとの通信を制御する通信回路とを備えるとともに、該ブートROMには、該検査システムからのテストコマンドに応じて、該不揮発性メモリのテスト用プログラムを該検査システムより受信して該RAMに配置する処理と、該テスト用プログラムを実行する処理と、得られたテスト結果を該検査システムへ送信する処理とを含む制御プログラムが配置されている構成である。

【0093】

また、本発明の不揮発性メモリ内蔵マイクロコンピュータの検査システムは、不揮発性メモリのテスト用プログラムを格納した記憶装置と、該不揮発性メモリ内蔵マイクロコンピュータとの通信を制御する通信制御回路と、該不揮発性メモリの検査の際、該テスト用プログラムを該不揮発性メモリ内蔵マイクロコンピュータへ送信する通信用マイクロコンピュータとを含む外部通信装置を備えている構成である。

【0094】

また、本発明の不揮発性メモリ内蔵マイクロコンピュータの検査システムは、上記の構成に加えて、複数の外部通信装置と接続されて、各外部通信装置に接続されている不揮発性メモリ内蔵マイクロコンピュータの検査を集中制御する制御用コンピュータを備えている構成である。

【0095】

さらに、本発明のICカードは、上記の不揮発性メモリ内蔵マイクロコンピュータを搭載している構成である。そして、本発明の不揮発性メモリ内蔵マイクロコンピュータを搭載したICカードの検査システムは、上記の不揮発性メモリ内蔵マイクロコンピュータの検査システムと同様の構成を備えている。

【0096】

よって、不揮発性メモリの検査では、テスト用プログラムを書いたROMを使用せず、検査システムの外部通信装置からRAMにテスト用プログラムを転送し、RAM上のテスト用プログラムに従って、不揮発性メモリをテストモードに移移させ、テンポラリに多種類のテストを行うことができる。したがって、汎用のテストを使用せず、テスト用プログラムをチップ上に残すことなく、不揮発性メ

モリの信頼性とセキュリティの高いテストを実施できるという効果を奏する。

【0097】

そして、このような高精度なテストを実施すると、テスト項目が大幅に増加する。この点、検査システムを制御用コンピュータにより複数の外部通信装置を集中制御する構成とすることによって、複数の不揮発性メモリ内蔵マイクロコンピュータを同時にテストできるため、テストコストを大幅に下げることができるという効果を奏する。

【0098】

これらの効果は、様々な情報を記憶するべく大容量の不揮発性メモリを内蔵したマイクロコンピュータを搭載したICカードにおいて、特に重要なものである。

【図面の簡単な説明】

【図1】

本発明の一実施の形態に係る不揮発性メモリ内蔵マイクロコンピュータおよびその検査システムの構成の概略を示すブロック図である。

【図2】

図1に示した不揮発性メモリ内蔵マイクロコンピュータを搭載したICカードおよびその検査システムの構成の概略を示すブロック図である。

【図3】

図1に示した不揮発性メモリ内蔵マイクロコンピュータおよび図4に示すDUTの検査システムの動作を示すフローチャートである。

【図4】

本発明の他の実施の形態に係る不揮発性メモリを内蔵したDUTの検査システムの構成の概略を示すブロック図である。

【図5】

図4に示した不揮発性メモリを内蔵したDUTを搭載したICカードモジュールの検査システムの構成の概略を示すブロック図である。

【図6】

従来の不揮発性メモリ内蔵マイクロコンピュータの構成の概略を示すブロック

図である。

【図 7】

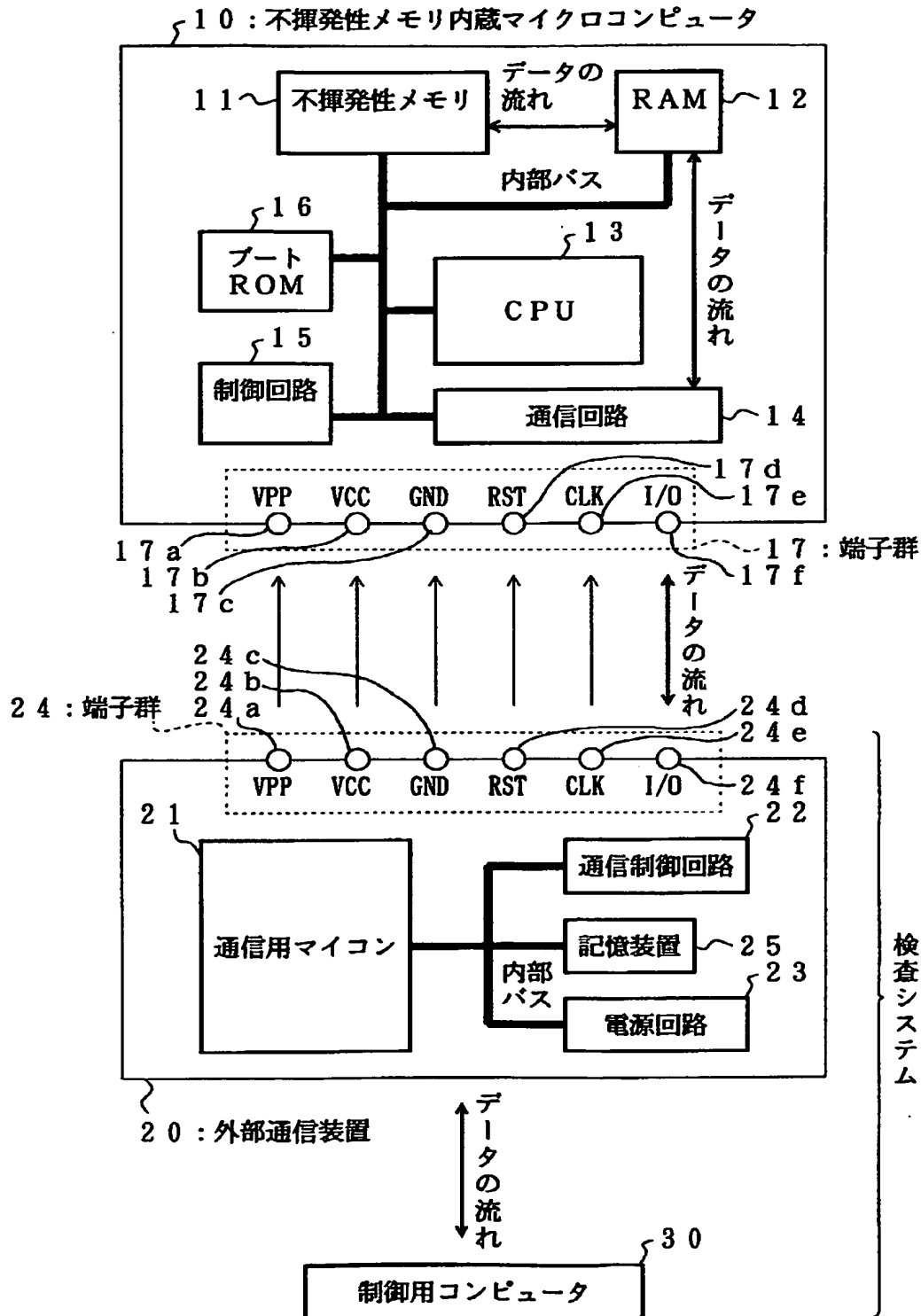
図 6 に示した従来の不揮発性メモリ内蔵マイクロコンピュータの検査システムの構成の概略を示すブロック図である。

【符号の説明】

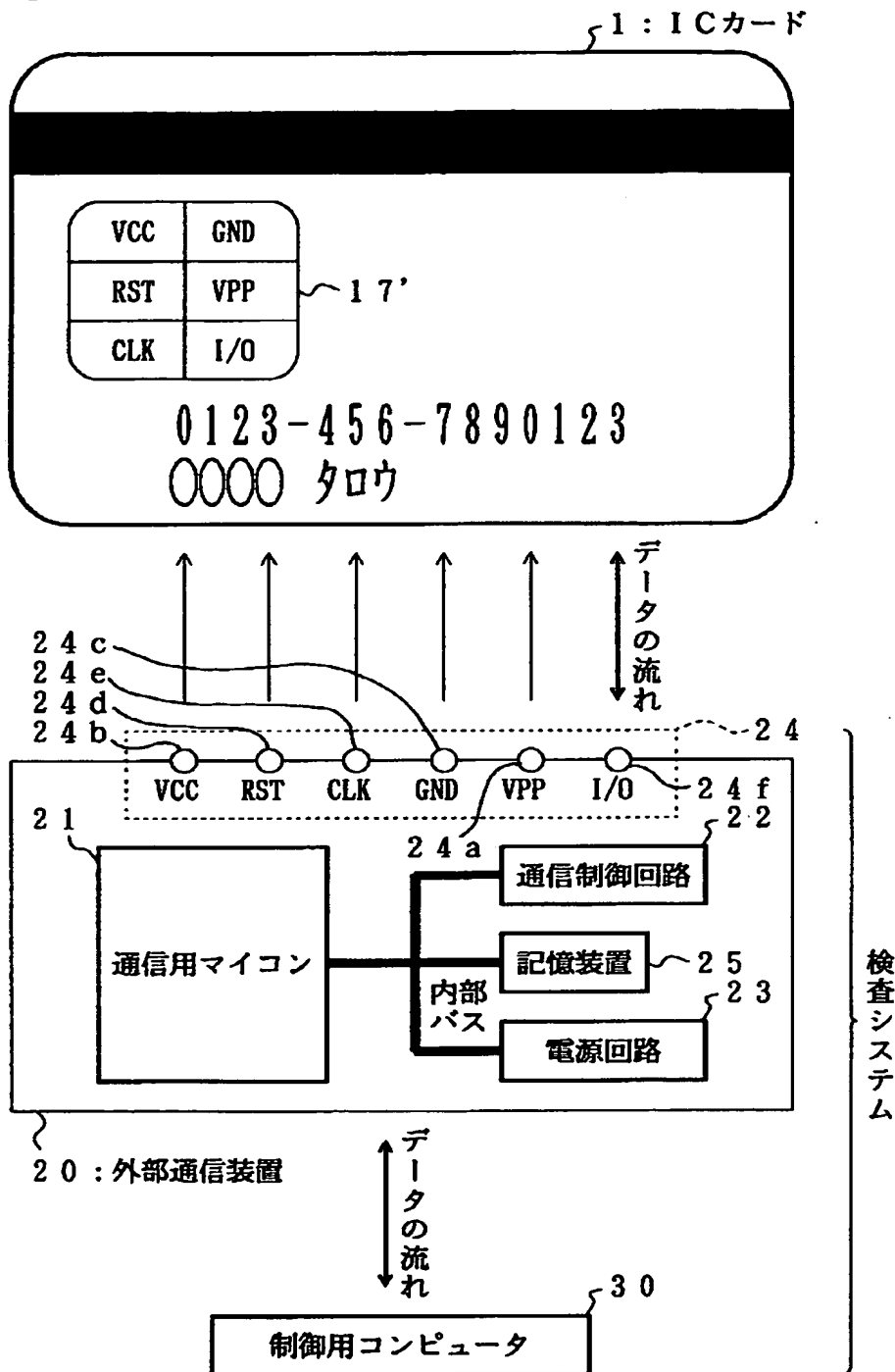
- 1 I C カード
- 1 0 マイコン（不揮発性メモリ内蔵マイクロコンピュータ）
- 1 1 不揮発性メモリ
- 1 2 R A M
- 1 3 C P U
- 1 4 通信回路
- 1 6 ブート R O M
- 2 0 外部通信装置
- 2 1 通信用マイクロコンピュータ
- 2 2 通信制御回路
- 2 5 記憶装置
- 3 0 制御用コンピュータ
- 4 0 D U T（不揮発性メモリ内蔵マイクロコンピュータ）
- 4 1 I C カードモジュール（I C カード）
- 5 0 マイコン（通信制御用マイクロコンピュータ）（外部通信装置）

【書類名】 図面

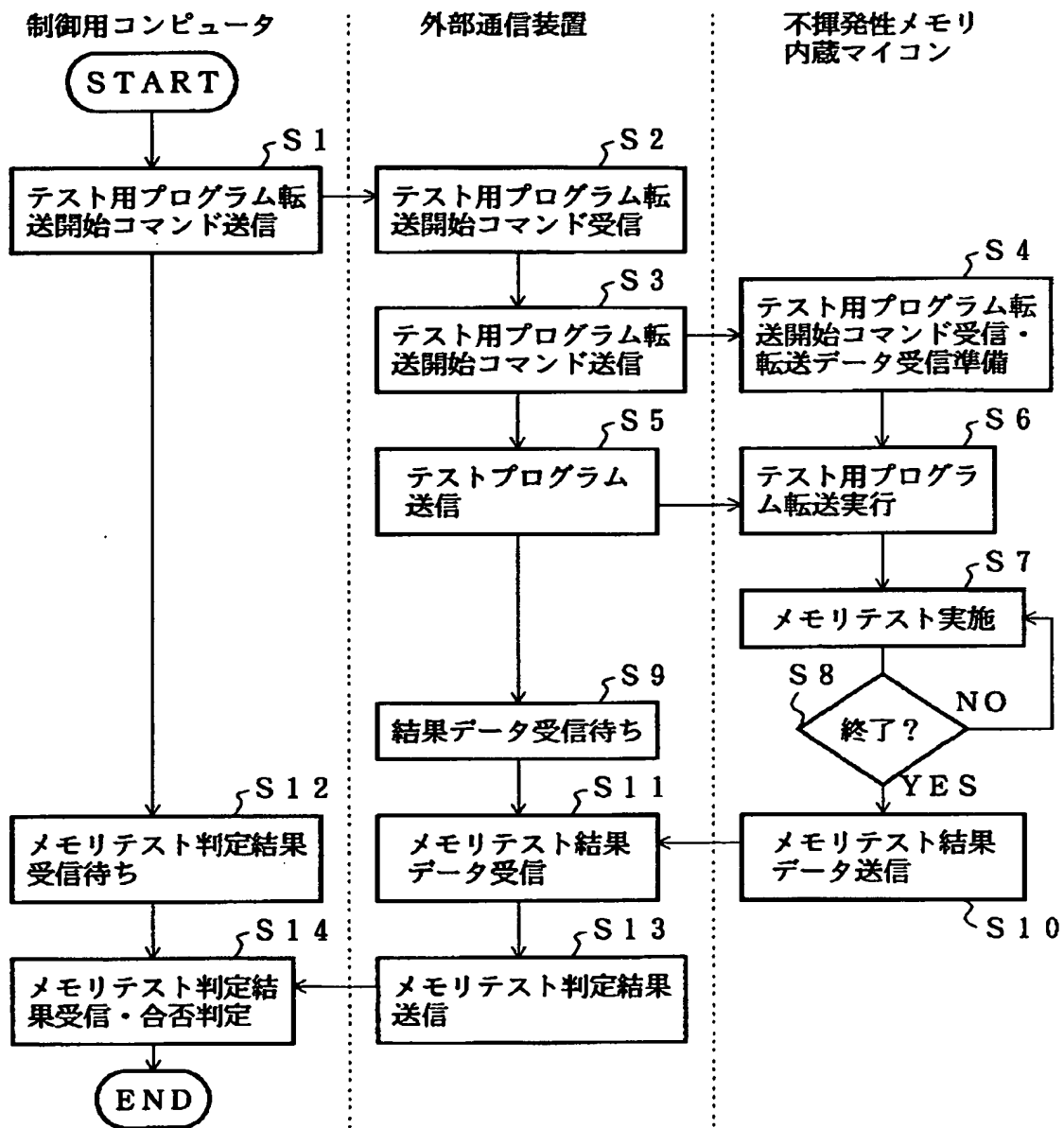
【図 1】



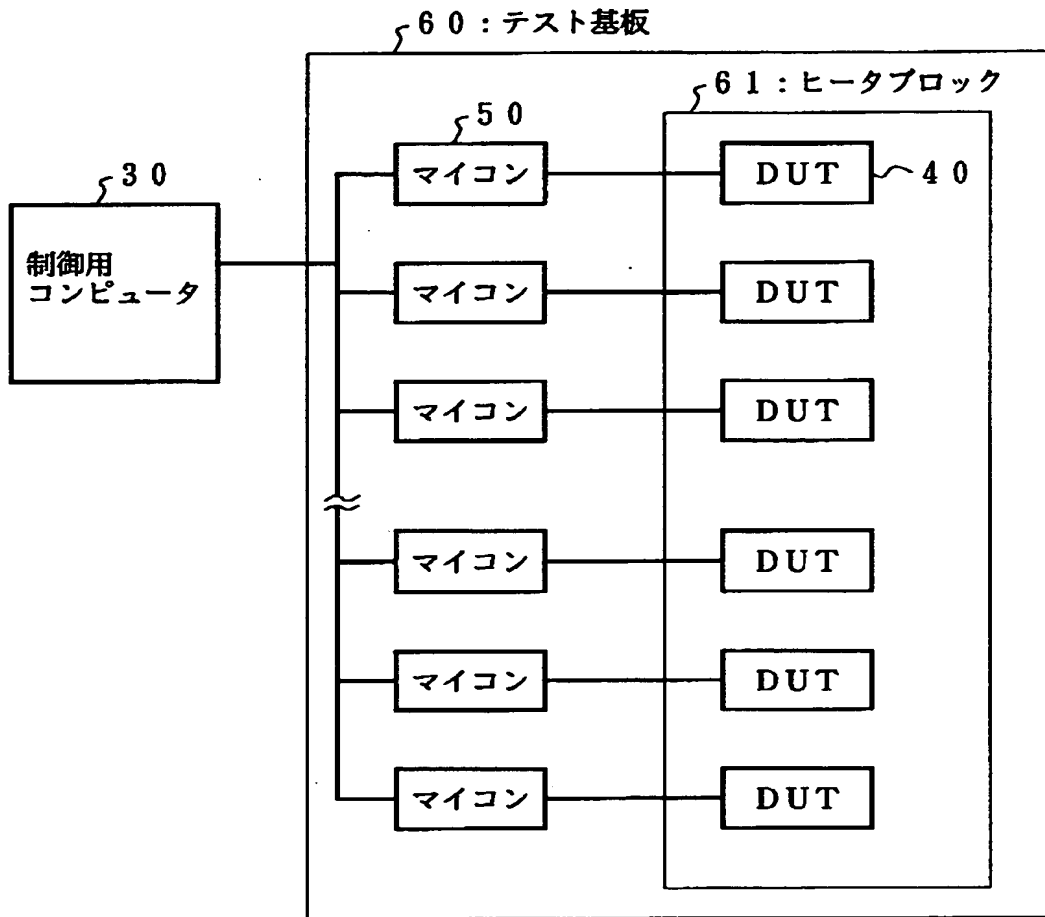
【図 2】



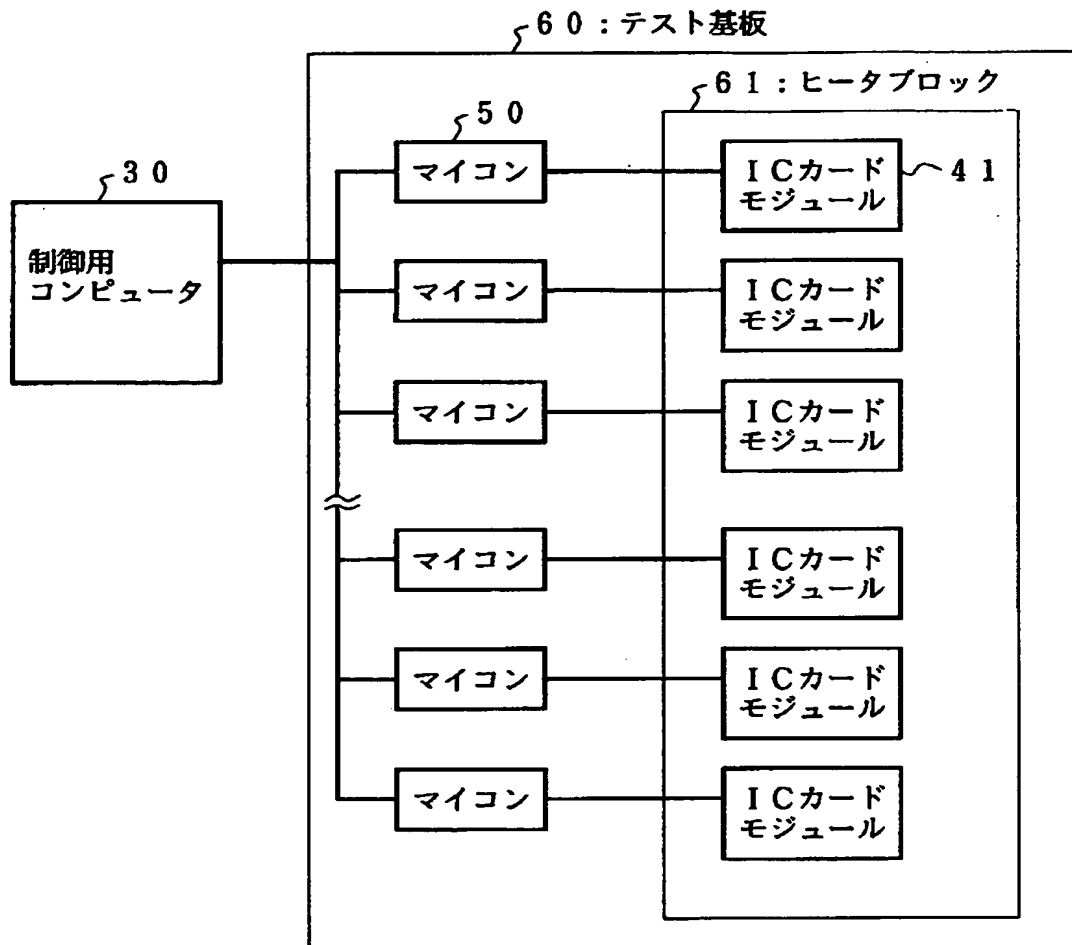
【図 3】



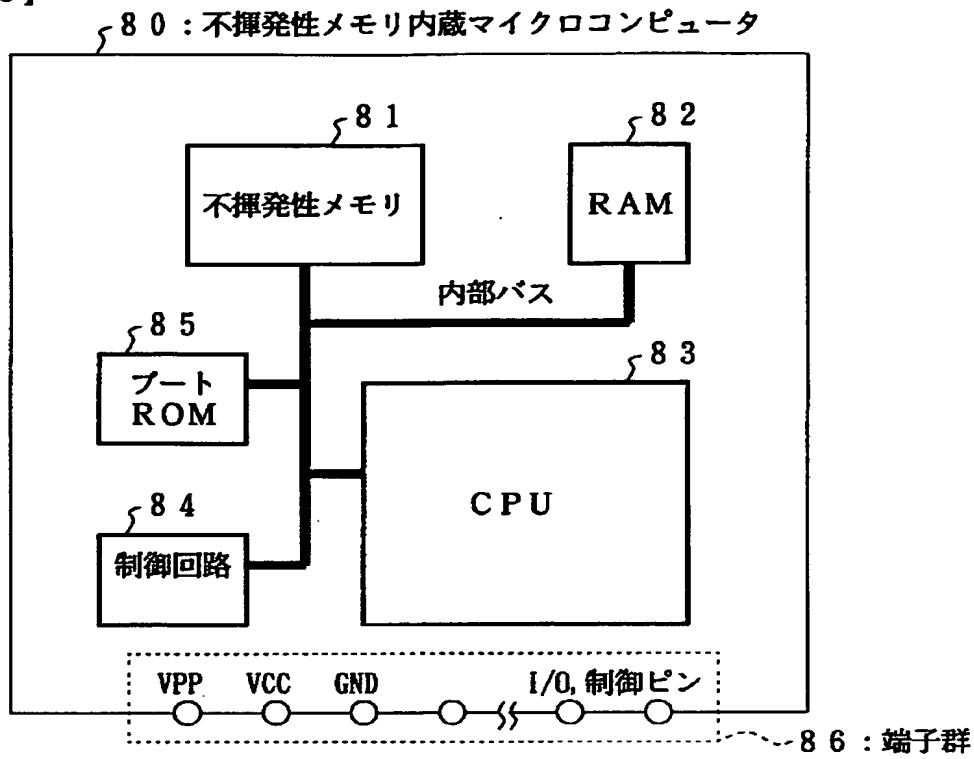
【図 4】



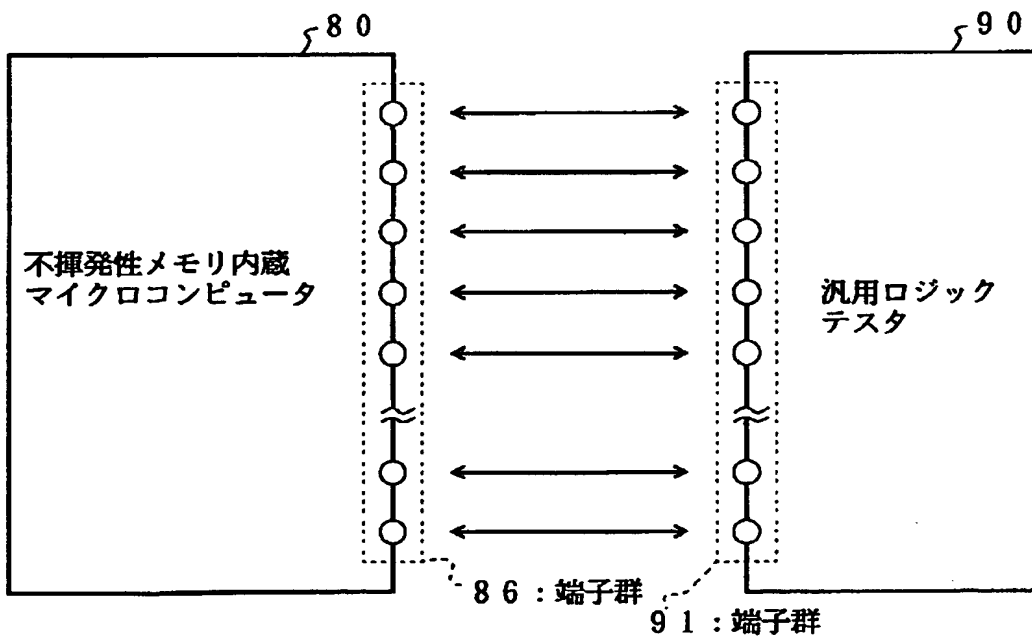
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 不揮発性メモリ内蔵マイクロコンピュータの不揮発性メモリを、テスト用プログラムをチップ上に残すことなく検査する。

【解決手段】 不揮発性メモリ内蔵マイクロコンピュータ 1 0 の不揮発性メモリ 1 1 をテストする際、外部通信装置 2 0 からテストコマンドを入力することにより、ブートROM 1 6 にあらかじめ書いておいた制御プログラムを実行し、通信回路 1 4 を介して外部通信装置 2 0 からRAM 1 2 にテスト用プログラムを転送し、転送完了後CPU 1 3 の制御をRAM 1 2 に移して不揮発性メモリ 1 1 のテストを実行し、テスト結果とフェイルログを通信回路 1 4 を介して外部通信装置 2 0 に転送する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	大阪府大阪市阿倍野区長池町22番22号
氏 名	シャープ株式会社

出 願 人 履 歴 情 報

識別番号 [000004226]

1. 変更年月日 1995年 9月21日
[変更理由] 住所変更
住 所 東京都新宿区西新宿三丁目19番2号
氏 名 日本電信電話株式会社
2. 変更年月日 1999年 7月15日
[変更理由] 住所変更
住 所 東京都千代田区大手町二丁目3番1号
氏 名 日本電信電話株式会社